

(19) 世界知的所有権機関
国際事務局



(43) 国際公開日
2004 年 6 月 3 日 (03.06.2004)

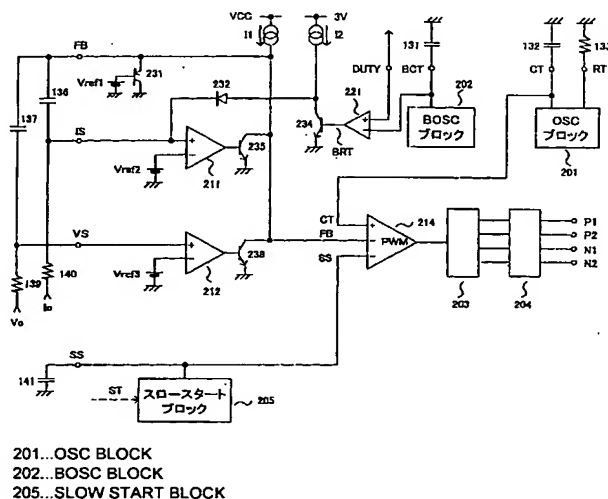
PCT

(10) 国際公開番号
WO 2004/047280 A1

- (51) 国際特許分類⁷: H02M 7/48 (72) 発明者; および
(21) 国際出願番号: PCT/JP2003/011031 (75) 発明者/出願人(米国についてののみ): 福本 憲一 (FUKU-MOTO, Kenichi) [JP/JP]; 〒615-8585 京都府 京都市右京区 西院溝崎町 2 1 番地 ローム株式会社内 Kyoto (JP).
(22) 国際出願日: 2003 年 8 月 29 日 (29.08.2003) (74) 代理人: 紋田 誠, 外(MONDA, Makoto et al.); 〒105-0004 東京都 港区 新橋 2 丁目 1 0 番 5 号 末吉ビル 5 階 ミネルバ国際特許事務所 Tokyo (JP).
(25) 国際出願の言語: 日本語 (81) 指定国 (国内): CN, KR, US.
(26) 国際公開の言語: 日本語
(30) 優先権データ: 特願 2002-331946 2002 年 11 月 15 日 (15.11.2002) JP 添付公開書類:
— 国際調査報告書
(71) 出願人(米国を除く全ての指定国について): ローム株式会社 (ROHM CO., LTD.) [JP/JP]; 〒615-8585 京都府 京都市右京区 西院溝崎町 2 1 番地 Kyoto (JP). 2 文字コード及び他の略語については、定期発行される各 PCT ガゼットの巻頭に掲載されている「コードと略語のガイダンスノート」を参照。

(54) Title: DC/AC CONVERTER AND ITS CONTROLLER IC

(54) 発明の名称: 直流-交流変換装置、及びそのコントローラ IC



(57) Abstract: A DC/AC converter comprising a semiconductor switch circuit provided in the primary winding of a transformer having the secondary winding connected with a load and performing PWM constant current control on each switch in the semiconductor switch circuit. An intermittent control operation is employed in combination with the constant current control in order to widen a range of the AC power that can be supplied to a load in the lower limit direction thus performing fine control. In the intermittent operation control, the error signal of PWM control is brought to zero during the off interval of intermittent operation. During the on and off intervals of intermittent operation, the error signal of PWM control is decreased or increased gradually by charging or discharging the capacitor in a feedback circuit thus ensuring slow start and slow end of PWM current control during both the on and off intervals of intermittent operation.

(57) 要約: 二次巻線が負荷に接続される変圧器の一次巻線に半導体スイッチ回路を設け、この半導体スイッチ回路の各スイッチを PWM して定電流制御する。そして、間欠動作による制御を併用して、負荷へ供給できる交流電力範囲を下限方向に広げるとともに、きめ細かい制御を行う。間欠動作の制御は、間欠動作オフ期間に、PWM 制御の誤差信号を零にする。また、間欠動作のオフ時及びオン時に、PWM 制御の誤差信号を、



帰還回路のコンデンサ電荷を充放電させることにより緩やかに減少し、あるいは増加させる。これにより、間欠動作のオン時、オフ時ともPWMによる定電流制御をスロースタート、スローエンドに行う。

明細書

直流-交流変換装置、及びそのコントローラ I C

5 技術分野

本発明は、電気機器付属の電源アダプタや、バッテリーなどの直流電源から、負荷を駆動するための交流電圧を発生する直流-交流変換装置（以下、インバータという）、及びそのコントローラ I Cに関する。

10 背景技術

ノートパソコンの液晶モニターや、液晶テレビ受像機などの液晶ディスプレイのバックライト光源として、冷陰極蛍光灯（以下、CCFL、という）が用いられるようになってきている。このCCFLは、通常の熱陰極蛍光灯とほぼ同様の高い効率と長い寿命を持っており、そして、熱陰極蛍光灯が持っているフィラメントを省いている。

- 15 このCCFLを起動及び動作させるためには、高い交流電圧を必要とする。例えば、起動電圧は約1000vであり、動作電圧は約600vである。この高い交流電圧を、インバータを用いて、ノートパソコンや液晶テレビ受像機などの直流電源から発生させる。

- 20 以前から、CCFL用インバータとして、ロイヤ（Royer）回路が一般的に用いられている。このロイヤ回路は、可飽和磁芯変圧器、制御トランジスタなどから構成され、そして、可飽和磁芯変圧器の非線形透磁率、制御トランジスタの非線形電流ゲイン特性により自己発振する。ロイヤ回路自身は外部クロックやドライバー回路を必要としない。

- 25 しかし、ロイヤ回路は、基本的には一定電圧インバータであり、入力電圧や負荷電流が変化する場合には一定出力電圧を維持できない。したがって、ロイヤ回路に電力を供給するためのレギュレータを必要とする。このようなことから、ロイヤ回

路を用いたインバータは、小型化が難しく、また、電力変換効率も低い。

電力変換効率を高めるようにしたCCFL用インバータが提案されている（特開平10-50489号公報参照）。このインバータは、変圧器の一次巻線に第1半導体スイッチを直列に接続し、直列接続された第2半導体スイッチとコンデンサを変圧器の一次巻線に並列に接続し、かつ、変圧器の二次巻線に結合コンデンサと負荷とを直列に接続する。そして、制御回路からの制御信号により、第1、第2半導体スイッチをオン・オフ制御して、負荷に交流電力を供給するようにしている。

また、4つの半導体スイッチを用いてフルブリッジ（Hブリッジとも言う）型のCCFL用インバータが提案されている（米国特許第6259615号明細書参照）。

このインバータでは、変圧器の一次巻線に、共振用コンデンサを直列に介して、フルブリッジの出力端を接続し、変圧器の二次巻線に負荷を接続する。フルブリッジを構成する4つの半導体スイッチのうちの、第1組の2つの半導体スイッチにより変圧器の一次巻線に第1方向の電流経路を形成し、第2組の2つの半導体スイッチにより変圧器の一次巻線に第2方向の電流経路を形成する。そして、制御回路から、固定された同一パルス幅で、そのパルスの相対位置が制御された制御信号を、フルブリッジの半導体スイッチに供給し、負荷への供給電力を調整している。また、変圧器の二次巻線の電圧を検出して、過電圧保護を行うようにしている。

また、CCFLに流れる電流を検出し、その電流が所定値となるようにインバータ電源装置の間欠動作における点灯／非点灯をパルス幅変調（PWM）のデューティファクターを調整して点灯／非点灯の時間比を調整するようにしたものも知られている（特開2002-221701号公報参照）。

従来のインバータでは、負荷に流れる電流が所定値になるように半導体スイッチのオン期間を制御して、負荷への供給電力を制御している。負荷への供給電力を小さくするためには、半導体スイッチをオンするための制御パルスの幅を狭くすることになるが、制御パルスの幅を狭くして小さい電力を安定して負荷に供給するには限界がある。したがって、負荷であるCCFLの調光範囲を下限方向に広げることが困難であ

った。

また、従来の間欠動作における点灯（オン）／非点灯（オフ）の時間比を制御するインバータでは、間欠動作のみの制御であるから、きめ細かい調光を行うことは困難である。

- 5 また、従来のものでは、インバータの起動時に、定電流制御のループ遅延により、負荷であるCCFLに過大電流が流れたり、過電圧保護の動作遅延により、過大な電圧が印加されてしまう。また、間欠動作におけるオンの立ち上がり時及び立ち下がり時に制御状態が急激に変動し、特に立ち上がり時には出力電流にオーバーシュートが発生する。この過大電流や、過大な電圧、あるいはオーバーシュートによって、負荷
- 10 であるCCFLにストレスを与えることになり、その寿命低下の原因となっていた。また、変圧器や半導体スイッチ、電池電源などの主回路機器は、過大電流などに耐えられるものが必要とされていた。

- そこで、本発明は、二次巻線が負荷に接続される変圧器の一次巻線に半導体スイッチ回路を設け、この半導体スイッチ回路の各スイッチをパルス幅変調（PWM）して
- 15 定電流制御するとともに、間欠動作による制御を併用して、負荷へ電力供給できる範囲を広げるとともに、きめ細かい制御を可能とするインバータ及びそのコントローラICを提供することを目的とする。

- また、パルス幅変調（PWM）して定電流制御するとともに、間欠動作による制御を行うものにおいて、間欠動作における制御状態の急激な変動を、起動時のスロース
- 20 タートとは異なる簡易な構成で、抑制することができるインバータ及びそのコントローラICを提供することを目的とする。

発明の開示

- 本発明のインバータは、直流電源と、一次巻線と少なくとも1つの二次巻線とを持つ
- 25 変圧器と、前記直流電源から前記一次巻線に第1方向及び第2方向に交互に電流を流すための半導体スイッチ回路と、前記二次巻線に接続された負荷と、前記負荷に流

れる電流を検出し、電流検出信号を発生する電流検出回路と、PWM用三角波信号を発生するPWM用三角波信号発生回路と、前記PWM用三角波信号及び前記電流検出信号を受けて、前記電流検出信号に基づく誤差信号と前記PWM用三角波信号とを比較してPWM制御信号を発生するPWM制御信号発生回路と、間欠動作信号に基づいて間欠動作オフ時に前記誤差信号を実質上零に設定させる間欠動作制御回路とを有し、前記半導体スイッチ回路を前記PWM制御信号にしたがってスイッチングすることを特徴とする。

本発明のインバータは、直流電源と、一次巻線と少なくとも1つの二次巻線を持つ変圧器と、前記直流電源から前記一次巻線に第1方向及び第2方向に交互に電流を流すための半導体スイッチ回路と、前記二次巻線に接続された負荷と、前記負荷に流れる電流を検出し、電流検出信号を発生する電流検出回路と、前記負荷に印加される電圧を検出し、電圧検出信号を発生する電圧検出回路と、PWM用三角波信号を発生するPWM用三角波信号発生回路と、前記PWM用三角波信号、前記電流検出信号及び前記電圧検出信号を受けて、前記電流検出信号と前記電圧検出信号とに基づく誤差信号と前記PWM用三角波信号とを比較してPWM制御信号を発生するPWM制御信号発生回路と、間欠動作信号に基づいて間欠動作オフ時に前記誤差信号を実質上零に設定させる間欠動作制御回路とを有し、前記半導体スイッチ回路を前記PWM制御信号にしたがってスイッチングすることを特徴とする。

本発明のコントローラICは、半導体スイッチ回路を駆動して、負荷へ供給する交流電力を制御するためのコントローラICであって、外付けの発振用コンデンサと発振用抵抗とが接続されて、PWM用三角波信号を発生するPWM用三角波信号発生ブロックと、前記PWM用三角波信号、前記負荷に流れる電流を検出した電流検出信号及び前記負荷に印加される電圧を検出した電圧検出信号を受けて、前記電流検出信号と前記電圧検出信号とに基づく誤差信号と前記PWM用三角波信号とを比較してPWM制御信号を発生するPWM制御信号発生回路と、

間欠動作信号に基づいて間欠動作オフ時に前記誤差信号を実質上零に設定させる間

欠動作制御回路とを有し、前記半導体スイッチ回路を前記PWM制御信号にしたがってスイッチングさせることを特徴とする。

また、前記PWM制御信号発生回路は、前記電流検出信号と電流基準信号との差に基づく電流誤差信号の大きさと、前記電圧検出信号と電圧基準信号との差に基づく電圧誤差信号の大きさに応じて、前記電流誤差信号と前記電圧誤差信号のいずれか一方が自動的に選択されて前記誤差信号として出力される誤差信号発生回路と、前記PWM用三角波信号と前記誤差信号とを比較して前記PWM制御信号を出力するPWM信号比較器とを有し、前記間欠動作制御回路は、前記誤差信号発生回路に結合され、前記間欠動作信号によってオン或いはオフに制御される間欠動作制御素子を有し、間欠動作オフ時に前記誤差信号が実質上零になるように前記間欠動作制御素子がスイッチングされる。

また、前記誤差信号発生回路は、前記電流検出信号を前記電流基準信号と比較して第1誤差出力を発生する第1誤差増幅器と、前記電圧検出信号を前記電圧基準信号と比較して第2誤差出力を発生する第2誤差増幅器と、前記第1誤差出力により制御される第1制御素子と、前記第2誤差出力により制御される第2制御素子を含み、前記第1制御素子の出力端と前記第2制御素子の出力端とが相互接続され、その相互接続点から前記誤差信号を出力し、前記間欠動作制御回路は、前記第1誤差増幅器への前記電流検出信号もしくは前記第2誤差増幅器への前記電圧検出信号のいずれかを所定値に設定することにより、前記誤差信号を実質上零にする。

また、前記相互接続点と前記第1誤差増幅器の電流検出信号入力端との間に第1帰還コンデンサが接続され、かつ前記相互接続点と前記第2誤差増幅器の電圧検出信号入力端との間に第2帰還コンデンサが接続されており、間欠動作オンから間欠動作オフへの移行時及び間欠動作オフから間欠動作オンへの移行時に前記誤差信号を緩やかに変化させる。。

また、間欠動作三角波信号を発生する間欠動作三角波信号発生回路と、前記間欠動作三角波信号とデューティ信号とを比較し、その比較結果に応じて前記間欠動作

作信号を出力する比較器とを有する。

また、前記負荷は、冷陰極蛍光灯である。

本発明によれば、負荷に供給される電流を定電流になるようにPWM制御するイン
バータやそのためのコントローラICにおいて、半導体スイッチ回路の各スイッチを
5 PWMして定電流制御するとともに、間欠動作による制御を併用することにより、負
荷へ電力供給できる範囲を広げるとともに、きめ細かい電力制御を可能とする。また、
間欠動作オフ時にPWMのための誤差信号を実質上零に設定させることにより、間欠
動作を制御するから、簡易な構成とすることができる。

また、間欠動作の制御は、間欠動作オフへの移行時にPWM制御の誤差信号が零に
10 なる方向に帰還回路に含まれるコンデンサを充電し、間欠動作オンへの移行時にその
誤差信号が零から増加する方向にそのコンデンサ電荷を放電させる。これにより、間
欠動作のオフ時及びオン時に、PWM制御の誤差信号が緩やかに減少し、あるいは緩
やかに増加する。したがって、間欠動作のオン時、オフ時もPWMによる定電流制
御がスロースタート、スローエンドにより行われるから、制御状態の急激な変動が抑
15 制され、出力電流のオーバーシュートや変圧器の音鳴りを低減することができる。

また、間欠動作のスロースタート、スローエンドは、帰還回路のコンデンサへの充
放電を利用して行うから、インバータ起動時のスロースタートとは別に、任意の短時
間に設定することができる。したがって、間欠動作に適したスロースタート、スロー
エンドを行うことができる。

20

図面の簡単な説明

図1は、本発明の実施の形態に係るインバータの全体構成図である。図2は、図1
のためのコントローラICの内部構成図である。図3は、スロースタート、スローエ
ンドに関する説明用の回路図である。図4は、図3の動作を説明するためのタイミ
25 ングチャートである。図5は、図3の動作を説明するための他のタイミングチャート
である。

発明を実施するための最良の形態

以下、図面を参照して、本発明の、直流電源から負荷を駆動するための交流電圧を発生するインバータ、及びそのコントローラ IC の実施の形態について説明する。

- 5 図 1 は、絶縁変圧器、フルブリッジのスイッチ回路とを用いて、PWM 制御する本発明の第 1 の実施の形態に係るインバータの全体構成を示す図であり、図 2 は、そのためのコントローラ IC（即ち、インバータ制御用 IC）の内部構成を示す図である。

- 図 1 において、第 1 スwitch である P 型 MOSFET（以下、PMOS）101 と
10 第 2 スwitch である N 型 MOSFET（以下、NMOS）102 とで、変圧器 TR の一次巻線 105 への第 1 方向の電流経路を形成する。また、第 3 スwitch である PMOS 103 と第 4 スwitch である NMOS 104 とで、変圧器 TR の一次巻線 105 への第 2 方向の電流経路を形成する。これらの PMOS 101、103、NMOS 102、104 は、それぞれボディダイオード（即ち、バックゲートダイオード）を有
15 している。このボディダイオードにより、本来の電流経路と逆方向の電流を流すことができる。なお、ボディダイオードと同様の機能を果たすダイオードを別に設けてもよい。

- 直流電源 BAT の電源電圧 VCC が PMOS 101、103、NMOS 102、104 を介して変圧器 TR の一次巻線 105 に供給され、その 2 次巻線 106 に巻線比
20 に応じた高電圧が誘起される。この誘起された高電圧が冷陰極蛍光灯 FL に供給されて、冷陰極蛍光灯 FL が点灯する。

- コンデンサ 111、コンデンサ 112 は、抵抗 117、抵抗 118 とともに、冷陰極蛍光灯 FL に印加される電圧を検出して、コントローラ IC 200 にフィードバックするものである。抵抗 114、抵抗 115 は、冷陰極蛍光灯 FL に流れる電流を検
25 出して、コントローラ IC 200 にフィードバックするものである。また、コンデンサ 111 は、そのキャパシタンスと変圧器 TR のインダクタンス成分とで共振させる

ためのものであり、この共振には冷陰極蛍光灯 F L の寄生キャパシタンスも寄与する。

1 1 3, 1 1 6, 1 1 9, 1 2 0 は、ダイオードである。また、1 5 1、1 5 2 は電源電圧安定用のコンデンサである。

5 コントローラ I C 2 0 0 は複数の入出力ピンを有している。第 1 ピン 1 P は、P W
M モードと間欠動作（以下、バースト）モードの切替端子である。この第 1 ピン 1 P
には、外部からそれらモードの切替及びバーストモード時のデューティ比を決定する
デューティ信号 D U T Y が入力される。第 2 ピン 2 P は、バーストモード発振器（B
O S C）の発振周波数設定用のコンデンサを接続する容量接続端子である。この第 2
ピン 2 P には、設定用コンデンサ 1 3 1 が接続され、そこにバースト用三角波信号 B
10 C T が発生する。

第 3 ピン 3 P は、P W M モード発振器（O S C）の発振周波数設定用のコンデンサ
を接続する容量接続端子である。この第 3 ピン 3 P には、設定用コンデンサ 1 3 2 が
接続され、そこに P W M 用三角波信号 C T が発生する。第 4 ピン 4 P は、第 3 ピン 3
P の充電電流を設定する設定抵抗接続端子である。この第 4 ピン 4 P には、設定用抵
15 抗 1 3 3 が接続され、その電位 R T と抵抗値に応じた電流が流れる。第 5 ピン 5 P は、
接地端子であり、グランド電位 G N D にある。

第 6 ピン 6 P は、第 3 ピン 3 P の充電電流を設定する設定抵抗接続端子である。こ
の第 6 ピン 6 P には、設定用抵抗 1 3 4 が接続され、コントローラ I C 2 0 0 の内部
回路の制御によりこの抵抗 1 3 4 が設定用抵抗 1 3 3 に並列に接続されるかあるいは
20 切り離される。その第 6 ピン 6 P の電位 S R T はグランド電位 G N D か、第 4 ピン 4
P の電位 R T になる。第 7 ピン 7 P は、タイマーラッチを設定するための設定容量接
続端子である。この第 7 ピン 7 P には、内部の保護動作の動作時限を決定するため
のコンデンサ 1 3 5 が接続され、コンデンサ 1 3 5 の電荷に応じた電位 S C P が発生
する。

25 第 9 ピン 9 P は、第 1 誤差増幅器用入力端子である。この第 9 ピン 9 P には、抵抗
1 4 0 を介して、冷陰極蛍光灯 F L に流れる電流に応じた電流検出信号（以下、検出

電流) I_S が入力される。その検出電流 I_S が、第 1 誤差増幅器に入力される。第 8 ピン 8 P は、第 1 誤差増幅器用出力端子である。この第 8 ピン 8 P と第 9 ピン 9 P との間にコンデンサ 136 が接続される。第 8 ピン 8 P の電位が帰還電圧 F_B となり、PWM 制御のための制御電圧になる。以下、各電圧は、特に断らない限り、グランド

5 電位を基準としている。

第 10 ピン 10 P は、第 2 誤差増幅器用入力端子である。この第 10 ピン 10 P には、抵抗 139 を介して、冷陰極蛍光灯 F_L に印加される電圧に応じた電圧検出信号 (以下、検出電圧) V_S が入力される。そして、その検出電圧 V_S が第 2 誤差増幅器

10 に入力される。第 10 ピン 10 P には、コンデンサ 137 が第 8 ピン 8 P との間に接

続される。

第 11 ピン 11 P は、起動及び起動時間設定端子である。この第 11 ピン 11 P には、抵抗 143 とコンデンサ 142 により、起動信号 S_T が遅延されノイズを抑制された信号 S_{TB} が印加される。第 12 ピン 12 P は、スロースタート時間を設定するための容量を接続する容量接続端子である。この第 12 ピン 12 P には、コンデンサ

15 141 がグランドとの間に接続され、起動時に徐々に上昇するスロースタート用の電圧 S_S が発生する。

第 13 ピン 13 P は、同期用端子であり、他のコントローラ IC と協働させる場合に、それと接続される。第 14 ピン 14 P は、内部クロック入出力端子であり、他のコントローラ IC と協働させる場合に、それと接続される。

20 第 15 ピン 15 P は、外付け FET ドライブ回路のグランド端子である。第 16 ピン 16 P は、NMOS 102 のゲート駆動信号 N_1 を出力する端子である。第 17 ピン 17 P は、NMOS 104 のゲート駆動信号 N_2 を出力する端子である。第 18 ピン 18 P は、PMOS 103 のゲート駆動信号 P_2 を出力する端子である。第 19 ピン 19 P は、PMOS 101 のゲート駆動信号 P_1 を出力する端子である。第 20 ピン 20 P は、電源電圧 V_{CC} を入力する電源端子である。

25

コントローラ IC 200 の内部構成を示す図 2 において、OSC ブロック 201 は、

第3ピン3Pに接続されたコンデンサ132と第4ピン4Pに接続された抵抗133、134により周期が決定されるPWM三角波信号CTを発生し、PWM比較器214に供給する。OSCブロック201はまた、内部クロックを発生しロジックブロック203に供給する。

- 5 BOSCブロック202は、バースト用三角波信号発振回路であり、第2ピン2Pに接続されたコンデンサ131により決定されるバースト用三角波信号BCTを発生する。バースト用三角波信号BCTの周波数は、PWM三角波信号CTの周波数より、著しく低く設定される（BCT周波数<CT周波数）。第1ピン1Pに供給されるアナログ（直流電圧）のデューティ信号DUTYとバースト用三角波信号BCTを比較器221で比較する。この比較器221の比較出力でオア回路239を介して、NPNトランジスタ（以下、NPN）234を駆動する。なお、第1ピン1Pにデジタル（PWM形式）のデューティ信号DUTYが供給される場合には、第2ピン2Pに抵抗を接続しBOSCブロック202からバースト用所定電圧を発生させる。
- 10

- ロジックブロック203は、PWM制御信号などが入力され、所定のロジックにしたがってスイッチ駆動信号を生成する。出力ブロック204は、ロジックブロック203からのスイッチ駆動信号にしたがって、ゲート駆動信号P1、P2、N1、N2を生成し、PMOS101、103、NMOS102、104のゲートに印加する。
- 15

- スロースタートブロック205は、起動信号STが入力され、コンデンサ142、抵抗143により緩やかに上昇する電圧STBである比較器217への入力とその基準電圧Vref6を越えると、比較器217の出力により起動する。比較器217の出力は、ロジックブロック203を駆動可能にする。なお、249は、反転回路である。また、比較器217の出力により、オア回路243を介してフリップフロップ（FF）回路242をリセットする。スタートブロック205が起動すると、スロースタート電圧SSが徐々に上昇し、PWM比較器214に比較入力として入力される。したがって、起動時には、PWM制御は、スロースタート電圧SSにしたがって行われる。
- 20
- 25

なお、起動時に、比較器 216 は、入力が基準電圧 V_{ref5} を越えた時点で、オア回路 247 を介して、NMOS 246 をオフする。これにより、抵抗 134 を切り離し、PWM 用三角波信号 CT の周波数を変更する。また、オア回路 247 には、比較器 213 の出力も入力される。

5 第 1 誤差増幅器 211 は、冷陰極蛍光灯 FL の電流に比例した検出電流 I_S と基準電圧 V_{ref2} (例、1.25V) とを比較し、その誤差に応じた出力によって定電流源 I_1 に接続された NPN 235 を制御する。この NPN 235 のコレクタは第 8 ピン 8P に接続されており、この接続点 (即ち、第 8 ピン 8P) の電位が帰還電圧 FB となり、PWM 比較器 214 に比較入力として入力される。

10 PWM 比較器 214 では、三角波信号 CT と、帰還電圧 FB あるいはスロースタート電圧 SS の低い方の電圧とを比較して、PWM 制御信号を発生し、アンド回路 248 を介してロジックブロック 203 に、供給する。起動終了後の定常状態では、三角波信号 CT と帰還電圧 FB とが比較され、設定された電流が冷陰極蛍光灯 FL に流れるように自動的に制御される。

15 なお、第 8 ピン 8P と第 9 ピン 9P との間には、コンデンサ 136 が接続されているから、帰還電圧 FB は滑らかに増加あるいは減少する。したがって、PWM 制御はショックなく、円滑に行われる。

第 2 誤差増幅器 212 は、冷陰極蛍光灯 FL の電圧に比例した検出電圧 V_S と基準電圧 V_{ref3} (例、1.25V) とを比較し、その誤差に応じた出力により、ダブルコレクタの一方が定電流源 I_1 に接続されたダブルコレクタ構造の NPN 238 を
20 制御する。この NPN 238 のコレクタはやはり第 8 ピン 8P に接続されているから、検出電圧 V_S によっても 帰還電圧 FB が制御される。したがって、比較器 212 及び NPN 238 は、帰還信号 FB を制御する帰還信号制御回路を構成する。

なお、帰還電圧 FB が基準電圧 V_{ref1} (例、3V) を越えると、PNP トラン
25 ジスタ (以下、PNP) 231 がオンし、帰還電圧 FB の過上昇を制限する。

比較器 215 は、電源電圧 V_{CC} を抵抗 240、241 で分圧した電圧と基準電圧

V_{ref7} (例、2.2V) とを比較し、電源電圧V_{CC}が所定値に達した時点でその出力を反転し、オア回路243を介してFF回路242をリセットする。

比較器218は、スロースタート電圧S_Sを基準電圧V_{ref8} (例、2.2V) と比較し、電圧S_Sが大きくなるとアンド回路244及びオア回路239を介してNPN234をオンする。NPN234のオンにより、ダイオード232が電流源I₂により逆バイアスされ、その結果第1誤差増幅器211の通常動作を可能にする。したがって、NPN234、ダイオード232及び電流源I₂は、バースト制御とパルス幅制御とを切り替える制御モード切替回路を構成している。

比較器219は、ダブルコレクタの他方が定電流源I₃に接続されたNPN238が第2誤差増幅器212によりオンされると、そのコレクタの電圧が基準電圧V_{ref9} (例、3.0V) より低下し、比較出力が反転する。比較器220は、帰還電圧F_Bを基準電圧V_{ref10} (例、3.0V) と比較し、帰還電圧F_Bが高くなると、比較出力が反転する。比較器219、220の出力及び比較器218の出力の反転信号をオア回路245を介してタイマーブロック206に印加し、所定時間を計測して出力する。このタイマーブロック206の出力により、FF242をセットし、このFF回路242のQ出力によりロジックブロック203の動作を停止する。

次に、以上のように構成されるインバータの動作、特に起動時の動作及びバーストモード時の動作を、図3、図4及び図5をも参照して説明する。図3は、図1及び図2から起動時のスロースタート及びバーストモードに関係する部分を取り出した説明用の回路図である。図4、図5はその動作を説明するためのタイミングチャートである。

さて、コントローラIC200に電源電圧V_{CC}が供給される。三角波信号発振用のOSCブロック201と、コンデンサ132と、抵抗133とで構成される三角波信号発生回路から、コンデンサ132のキャパシタンスと、抵抗133の抵抗値で決定される周波数の三角波信号C_Tが発生される。この三角波信号C_Tが、PWM比較器214の(+)入力端子に入力される。

PWM比較器214の2つの(一)入力端子の一方に入力される帰還電圧FBは、電源電圧VCCが供給されて、定電流源I1、NPN235、NPN238から構成される共通化回路により高い値(上限値)になる。なお、この帰還電圧FBの値はPNP231と基準電圧Vref1とにより、一定値に制限される。

- 5 しかし、PWM比較器214の他方の(一)入力端子に入力されるスロースタート電圧SSは、起動信号STを受けていないので零電圧である。PWM比較器214は、帰還電圧FBとスロースタート電圧SSのうちの低い入力信号が優先されるので、まだ、PWM比較器214からはPWM制御信号は出力されない。

- 10 起動信号STが外部からスロースタート回路であるスタートブロック205に供給されると、スタートブロック205内部の定電流源が駆動されて、その定電流がコンデンサ141に流れ込み始める。この定電流によってコンデンサ141が充電されるから、スロースタート電圧SSが所定の傾きで直線状に上昇を開始する。即ち、起動時のスロースタートが開始される。

- 15 PWM比較器214では、徐々に上昇するスロースタート電圧SSと三角波信号CTとが比較され、PWM比較器214からスロースタート電圧SSの値に応じたPWM制御信号が出力される。このPWM制御信号が、ロジックブロック203、出力ブロック204を介してMOSFET101~104に供給されて、インバータ動作が行われる。

- 20 インバータの負荷である冷陰極蛍光灯FLは、印加される電圧が所定の値になるまでは点灯しないから、スロースタートの最初の段階では出力電圧Voがスロースタート電圧SSの上昇に連れて上昇する。したがって、従来のように、上限値にある帰還電圧FBにしがって過大な出力電圧Vo(例えば、2000~2500V)が冷陰極蛍光灯FLに印加されることがない。また、過大な出力電圧Voの印加に伴う、突入電流の発生もないから、冷陰極蛍光灯FLやインバータの主回路部品(MOSFET101~104、変圧器TR、電池BATなど)に与える損傷やストレスを著しく
- 25 低減する。

出力電流 I_o が検出され、その検出電流 I_S が第 1 誤差増幅器 211 に入力される。この第 1 誤差増幅器 211 で検出電流 I_S が基準電圧 V_{ref2} と比較され、その比較出力で NPN 235 を制御する。また、出力電圧 V_o が検出され、その検出電圧 V_S が第 2 誤差増幅器 212 に入力される。この第 2 誤差増幅器 212 で検出電圧 V_S が基準電圧 V_{ref3} と比較され、その比較出力で NPN 238 を制御する。NPN 235、あるいは NPN 238 が制御されるようになると、帰還電圧 FB が上限値から低下してくる。

出力電圧 V_o が上昇し、起動電圧（約 1000 v）に達すると、出力電流 I_o が流れ始めて冷陰極蛍光灯 FL が点灯すると共に、出力電圧 V_o は動作電圧（約 600 v）に低下してくる。この時点においても、過大な突入電流が流れることはない。そして、出力電流 I_o が徐々に上昇する一方、出力電圧 V_o はほぼ一定の動作電圧に維持される。また、帰還電圧 FB は、出力電圧 V_o あるいは出力電流 I_o が上昇し、NPN 235、NPN 238 が制御されるようになると、帰還用のコンデンサ 136、137 を介した帰還作用により、上限値から徐々に低下してくる。

スロースタート電圧 SS が上昇すると共に、出力電流 I_o が増加して帰還電圧 FB が低下してくる。帰還電圧 FB がスロースタート電圧 SS と等しくなった時点において、PWM 比較器 214 での三角波信号 CT との比較対象が、それまでのスロースタート電圧 SS から帰還電圧 FB に移る。これによりスロースタートが終了したことになる。このスロースタートに要する時間は、冷陰極蛍光灯 FL が停止している状態から立ち上がるために、比較的長い。

出力電流 I_o は基準電圧 V_{ref2} で決まる所定値に一定制御される。冷陰極蛍光灯 FL の明るさは、それに流れる電流により決まり、この電流を維持するためにほぼ一定の動作電圧が印加される。したがって、電圧 V_o は、起動時に冷陰極蛍光灯 FL を点灯するために高い電圧が印加され、一旦点灯した後は低い動作電圧でよい。このため、定常状態では、帰還電圧 FB は、出力電流 I_o に基づいて決定されることになる。

なお、インバータが停止した場合に、再度の起動に備えて、コンデンサ 141 の蓄積電荷を放電する放電回路をスタートブロック 205 の内部に設ける。この放電は、例えば起動信号 S T により行うことができる。

このようにして、冷陰極蛍光灯 F L に供給される出力電圧 V_o 及び出力電流 I_o を
5 それぞれ PWM 制御する際に、スロースタートを出力電圧 V_o 及び出力電流 I_o について共通に行うことにより、異常過電圧の発生や、過大な突入電流の発生を防ぐことができる。

なお、第 1 誤差増幅器 211、第 2 誤差増幅器 212 の出力を、NPN 235、NPN 238 などの共通化回路を介することなく、PWM 比較器 214 に直接入力する
10 ようにしてもよい。このようにする場合には、PWM 比較器 214 の (−) 入力を 3 入力型にする。第 1 誤差増幅器 211、第 2 誤差増幅器 212 の反転入力端子 (−) 及び非反転入力端子 (+) をそれぞれ正負を逆にすると共に、コンデンサ 136、コンデンサ 137 への帰還経路をそれぞれ別々に設ける。そして、PWM 比較器 214 の (+) 入力に三角波信号 C T を入力し、3 つの (−) 入力に第 1 誤差増幅器 211、
15 第 2 誤差増幅器 212 の出力と、スロースタート信号 S S を入力すればよい。

次に、バーストモードについて説明する。コントローラ I C 200 に電源電圧 V C C が供給されている状態では、バースト用三角波信号発振用の B O S C ブロック 202、コンデンサ 131 で構成されるバースト用三角波信号発生回路から、コンデンサ 131 のキャパシタンスと B O S C ブロック 202 の内部抵抗の抵抗値で決定される
20 周波数のバースト用三角波信号 B C T が発生されている。バーストモードの制御は、デューティ信号 D U T Y のレベルを変更することにより行う。即ち、デューティ信号 D U T Y を、バースト用三角波信号 B C T と交叉させるかどうか、及び交叉されている時間を調整することにより、行われる。

図 4 を参照して、デューティ信号 D U T Y がバースト用三角波信号 B C T を越えているオンデューティ期間 (O N D U T Y) は、PWM 制御が行われる。一方、デューティ信号 D U T Y がバースト用三角波信号 B C T を下回っているオフデューティ期
25

間 (OFF DUTY) は、PWM制御が停止され、冷陰極蛍光灯 FL への電力供給は停止される。

PWM用三角波信号 CT の周波数は例えば 120 kHz である。この PWM用三角波信号 CT を、周波数が例えば 150 Hz の三角波信号 BCT でバースト制御するから、視覚上で何らの問題はない。そして、デューティ信号 DUTY の大きさを制御することにより、PWM制御によって冷陰極蛍光灯 FL へ供給可能な範囲を超えて、さらに広範囲に電力供給、即ち光量の制御を行うことができる。

より具体的に回路動作を、図 4、図 5 を参照して、説明する。オフデューティ期間では、比較器 221 の出力である間欠動作信号 (バースト信号) BRT は低 (L) レベルにあり、NPN234 はオフしている。

これにより、ダイオード 232 が定電流源 I2 により順バイアスされている。帰還回路のコンデンサ 136 は、定電流源 I2 からダイオード 232 を介して充電されている。したがって、検出電流 IS は高い値になり、第 1 誤差増幅器 211 の誤差出力は高いレベルにあり、NPN235 はオンしているから、帰還電圧 FB はほぼ零電圧である。

PWM比較器 214 は、2つの負 (−) 入力の中の電圧がより低い方の入力信号と、正 (+) 入力の三角波信号 CT とが比較される。従って、オフデューティ期間では、図 4 の例えば左端側に示されるように、PWM制御信号は出力されない。

時点 t1 で、オフデューティ期間からオンデューティ期間へ移るときには、バースト信号 BRT は、L レベルから H レベルに変わり、NPN234 がオンする。これにより、ダイオード 232 が定電流源 I2 により順バイアスされている状態から解除される。

コンデンサ 136 に充電されている電荷は、定電流源 I1、コンデンサ 136、抵抗 140、抵抗 115 の経路で放電される。このコンデンサ 136 の電荷の放電に伴い、検出電流 IS は緩やかに低下し、また帰還電圧 FB は同様に緩やかに上昇していく。そして、検出電流 IS が設定された所定値になる状態に到達し、通常の PWM制

御が行われる。

このようにオフデューティ期間からオンデューティ期間へ移るときに、帰還電圧 F_B は、ほぼ零電圧からコンデンサ 136 の放電動作による時間（図 5 で「 α 」にて表している）をかけて緩やかに上昇する。したがって、PWM 制御信号のパルス幅も狭い状態から徐々に広がるから、出力電流 I_o はスロースタートして徐々に増加する。よって、オンデューティ期間への移行に伴う出力電流 I_o のオーバーシュートが、発生することはない。

オンデューティ期間では、バースト信号 BRT は高 (H) レベルになって NPN 234 はオンし、ダイオード 234 は逆バイアスされてオフしている。このとき、第 1 誤差増幅器 211 は入力される検出電流 I_S に応じた出力を発生し、NPN 235 の導通度を制御する。これにより、PWM 比較器 214 から PWM 制御信号がロジックブロック 203 に供給されて、ゲート駆動信号 $P1 \sim N2$ が出力されて、PMOS 101, 103, NMOS 102, 104 が PWM 制御される。なお、図 4 の $TOFF$ は、貫通電流を防止するために設定されている、同時オフ期間である。

時点 t_2 で、オンデューティ期間からオフデューティ期間へ移るときには、バースト信号 BRT は、H レベルから L レベルに変わり、NPN 234 がオフする。これにより、ダイオード 232 が定電流源 I_2 により順バイアスされる。

そして、コンデンサ 136 は、定電流源 I_2 、コンデンサ 136、NPN 235 の経路で充電される。このコンデンサ 136 への電荷の充電に伴い、検出電流 I_S は緩やかに上昇し、また帰還電圧 F_B は同様に緩やかに低下していく（図 5 で「 β 」にて表している）。検出電流 I_S は上限値（定電流源 I_2 の電源電圧；3V）になり、帰還電圧 F_B はほぼ零電圧になる。この場合には、PWM 制御は停止される。

このようにオンデューティ期間からオフデューティ期間へ移るときに、帰還電圧 F_B は、ほぼ PWM 制御での値からコンデンサ 136 の充電動作による時間を掛けて緩やかに低下する。即ち、スローエンドする。したがって、PWM 制御信号のパルス幅も通常の制御状態から徐々に狭くなっていく。よって、オフデューティ期間への移行

に伴う出力電流 I_o は、徐々に減少していく。

バーストモードにおいては、起動時とは異なり、既に冷陰極蛍光灯 FL は点灯状態にあるから、スロースタート及びスローエンドに掛ける時間は、起動時のスロースタートに要する時間より、短くする。

- 5 もし、起動時のソフトスタート用の回路を、バーストモードでのスロースタート及びスローエンドに用いる場合には、立ち上がりに要する時間 α 、立ち下がりに要する時間 β が長くなり、負荷制御を正確に行うことが困難である。逆に、バーストモードでのスロースタート及びスローエンドに用いる回路を、起動時のソフトスタート用に用いる場合には、起動時の突入電流を有効に抑制することはできない。
- 10 本発明では、バーストモードにおけるスロースタート及びスローエンドを、帰還回路に設けられるコンデンサ 136 を利用して行い、その時間を決定している。したがって、格別に他の回路手段を設けることなく、PWM制御のために設けられている回路素子を利用して、適切にスロースタート及びスローエンドを行うことができる。

15 産業上の利用可能性

以上のように、本発明に係る直流-交流変換装置及びそのコントローラ IC は、低い直流電圧から高い交流電圧を必要とする、液晶表示装置のバックライト用光源として用いるのに適している。

請求の範囲

1. 直流電源と、
一次巻線と少なくとも1つの二次巻線とを持つ変圧器と、
- 5 前記直流電源から前記一次巻線に第1方向及び第2方向に交互に電流を流すための半導体スイッチ回路と、
前記二次巻線に接続された負荷と、
前記負荷に流れる電流を検出し、電流検出信号を発生する電流検出回路と、
PWM用三角波信号を発生するPWM用三角波信号発生回路と、
- 10 前記PWM用三角波信号及び前記電流検出信号を受けて、前記電流検出信号に基づく誤差信号と前記PWM用三角波信号とを比較してPWM制御信号を発生するPWM制御信号発生回路と、
間欠動作信号に基づいて間欠動作オフ時に前記誤差信号を実質上零に設定させる間欠動作制御回路とを有し、
- 15 前記半導体スイッチ回路を前記PWM制御信号にしたがってスイッチングすること
を特徴とする、直流-交流変換装置。
2. 前記PWM制御信号発生回路は、前記電流検出信号と電流基準信号との差に基づく誤差信号が出力される誤差信号発生回路と、前記PWM用三角波信号と前記誤差信号とを比較して前記PWM制御信号を出力するPWM信号比較器とを有し、
- 20 前記間欠動作制御回路は、前記誤差信号発生回路に結合され、前記間欠動作信号によってオン或いはオフに制御される間欠動作制御素子を有し、間欠動作オフ時に前記誤差信号が実質上零になるように前記間欠動作制御素子がスイッチングされることを特徴とする、請求の範囲第1項記載の直流-交流変換装置。
3. 前記誤差信号発生回路は、前記電流検出信号を前記電流基準信号と比較する誤
25 差増幅器の誤差出力に基づいて前記誤差信号を出力し、
前記間欠動作制御回路は、前記誤差増幅器への前記電流検出信号を所定値に設定す

ることにより、前記誤差信号を実質上零にすることを特徴とする、請求の範囲第2項記載の直流-交流変換装置。

4. 前記誤差信号発生回路の出力端と前記誤差増幅器の電流検出信号入力端との間に帰還コンデンサが接続されており、

5 間欠動作オンから間欠動作オフへの移行時及び間欠動作オフから間欠動作オンへの移行時に前記誤差信号を緩やかに変化させることを特徴とする、請求の範囲第3項記載の直流-交流変換装置。

5. 直流電源と、

一次巻線と少なくとも1つの二次巻線とを持つ変圧器と、

10 前記直流電源から前記一次巻線に第1方向及び第2方向に交互に電流を流すための半導体スイッチ回路と、

前記二次巻線に接続された負荷と、

前記負荷に流れる電流を検出し、電流検出信号を発生する電流検出回路と、

前記負荷に印加される電圧を検出し、電圧検出信号を発生する電圧検出回路と、

15 PWM用三角波信号を発生するPWM用三角波信号発生回路と、

前記PWM用三角波信号、前記電流検出信号及び前記電圧検出信号を受けて、前記電流検出信号と前記電圧検出信号とに基づく誤差信号と前記PWM用三角波信号とを比較してPWM制御信号を発生するPWM制御信号発生回路と、

20 間欠動作信号に基づいて間欠動作オフ時に前記誤差信号を実質上零に設定させる間欠動作制御回路とを有し、

前記半導体スイッチ回路を前記PWM制御信号にしたがってスイッチングすること
を特徴とする、直流-交流変換装置。

6. 前記PWM制御信号発生回路は、前記電流検出信号と電流基準信号との差に基づく電流誤差信号の大きさと、前記電圧検出信号と電圧基準信号との差に基づく電圧
25 誤差信号の大きさに応じて、前記電流誤差信号と前記電圧誤差信号のいずれか一方が自動的に選択されて前記誤差信号として出力される誤差信号発生回路と、前記PWM

用三角波信号と前記誤差信号とを比較して前記PWM制御信号を出力するPWM信号比較器とを有し、

前記間欠動作制御回路は、前記誤差信号発生回路に結合され、前記間欠動作信号によってオン或いはオフに制御される間欠動作制御素子を有し、間欠動作オフ時に前記誤差信号が実質上零になるように前記間欠動作制御素子がスイッチングされることを特徴とする、請求の範囲第5項記載の直流-交流変換装置。

7. 前記誤差信号発生回路は、前記電流検出信号を前記電流基準信号と比較して第1誤差出力を発生する第1誤差増幅器と、前記電圧検出信号を前記電圧基準信号と比較して第2誤差出力を発生する第2誤差増幅器と、前記第1誤差出力により制御される第1制御素子と、前記第2誤差出力により制御される第2制御素子を含み、前記第1制御素子の出力端と前記第2制御素子の出力端とが相互接続され、その相互接続点から前記誤差信号を出力し、

前記間欠動作制御回路は、前記第1誤差増幅器への前記電流検出信号もしくは前記第2誤差増幅器への前記電圧検出信号のいずれかを所定値に設定することにより、前記誤差信号を実質上零にすることを特徴とする、請求の範囲第6項記載の直流-交流変換装置。

8. 前記相互接続点と前記第1誤差増幅器の電流検出信号入力端との間に第1帰還コンデンサが接続され、かつ前記相互接続点と前記第2誤差増幅器の電圧検出信号入力端との間に第2帰還コンデンサが接続されており、

20 間欠動作オンから間欠動作オフへの移行時及び間欠動作オフから間欠動作オンへの移行時に前記誤差信号を緩やかに変化させることを特徴とする、請求の範囲第7項記載の直流-交流変換装置。

9. 間欠動作三角波信号を発生する間欠動作三角波信号発生回路と、前記間欠動作三角波信号とデューティ信号とを比較し、その比較結果に応じて前記間欠動作信号を出力する比較器とを有することを特徴とする、請求の範囲第1項及び第5項記載の直流-交流変換装置。

10. 前記負荷は、冷陰極蛍光灯であることを特徴とする、請求の範囲第1項及び第5項記載の直流-交流変換装置。

11. 半導体スイッチ回路を駆動して、負荷へ供給する交流電力を制御するためのコントローラICであって、

5 外付けの発振用コンデンサと発振用抵抗とが接続されて、PWM用三角波信号を発生するPWM用三角波信号発生ブロックと、

前記PWM用三角波信号、前記負荷に流れる電流を検出した電流検出信号及び前記負荷に印加される電圧を検出した電圧検出信号を受けて、前記電流検出信号と前記電圧検出信号とに基づく誤差信号と前記PWM用三角波信号とを比較してPWM制御信号を発生するPWM制御信号発生回路と、

間欠動作信号に基づいて間欠動作オフ時に前記誤差信号を実質上零に設定させる間欠動作制御回路とを有し、

前記半導体スイッチ回路を前記PWM制御信号にしたがってスイッチングさせることを特徴とする、コントローラIC。

15 12. 外付けの発振用コンデンサが接続されて、間欠動作三角波信号を発生する間欠動作三角波信号発生ブロックと、前記間欠動作三角波信号とデューティ信号とを比較し、その比較結果に応じて前記間欠動作信号を出力する比較器とを有することを特徴とする、請求の範囲第11項記載のコントローラIC。

13. 前記PWM制御信号発生回路は、前記電流検出信号と電流基準信号との差に基づく電流誤差信号の大きさと、前記電圧検出信号と電圧基準信号との差に基づく電圧誤差信号の大きさに応じて、前記電流誤差信号と前記電圧誤差信号のいずれか一方が自動的に選択されて前記誤差信号として出力される誤差信号発生回路と、前記PWM用三角波信号と前記誤差信号とを比較して前記PWM制御信号を出力するPWM信号比較器とを有し、

25 前記間欠動作制御回路は、前記誤差信号発生回路に結合され、前記間欠動作信号によってオン或いはオフに制御される間欠動作制御素子を有し、間欠動作オフ時に前

記誤差信号が実質上零になるように前記間欠動作制御素子がスイッチングされることを特徴とする、請求の範囲第 1 項記載のコントローラ IC。

1 4. 前記誤差信号発生回路は、前記電流検出信号を前記電流基準信号と比較して第 1 誤差出力を発生する第 1 誤差増幅器と、前記電圧検出信号を前記電圧基準信号と比較して第 2 誤差出力を発生する第 2 誤差増幅器と、前記第 1 誤差出力により制御される第 1 制御素子と、前記第 2 誤差出力により制御される第 2 制御素子を含み、前記第 1 制御素子の出力端と前記第 2 制御素子の出力端とが相互接続され、その相互接続点から前記誤差信号を出力し、

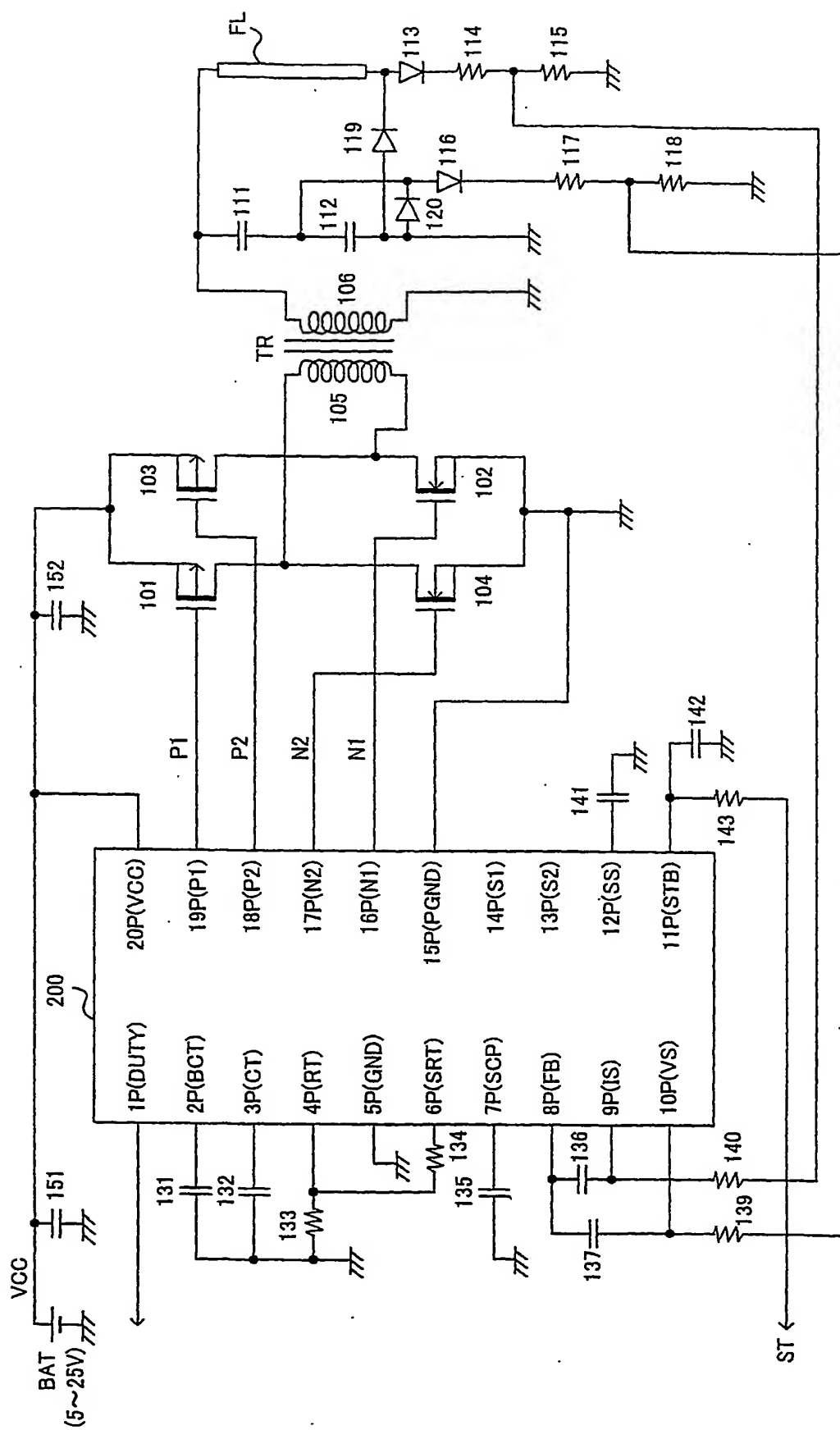
前記間欠動作制御回路は、前記第 1 誤差増幅器への前記電流検出信号もしくは前記第 2 誤差増幅器への前記電圧検出信号のいずれかを所定値に設定することにより、前記誤差信号を実質上零にすることを特徴とする、請求の範囲第 1 項記載のコントローラ IC。

1 5. 前記相互接続点と前記第 1 誤差増幅器の電流検出信号入力端との間に第 1 帰還コンデンサが接続され、かつ前記相互接続点と前記第 2 誤差増幅器の電圧検出信号入力端との間に第 2 帰還コンデンサが接続されており、

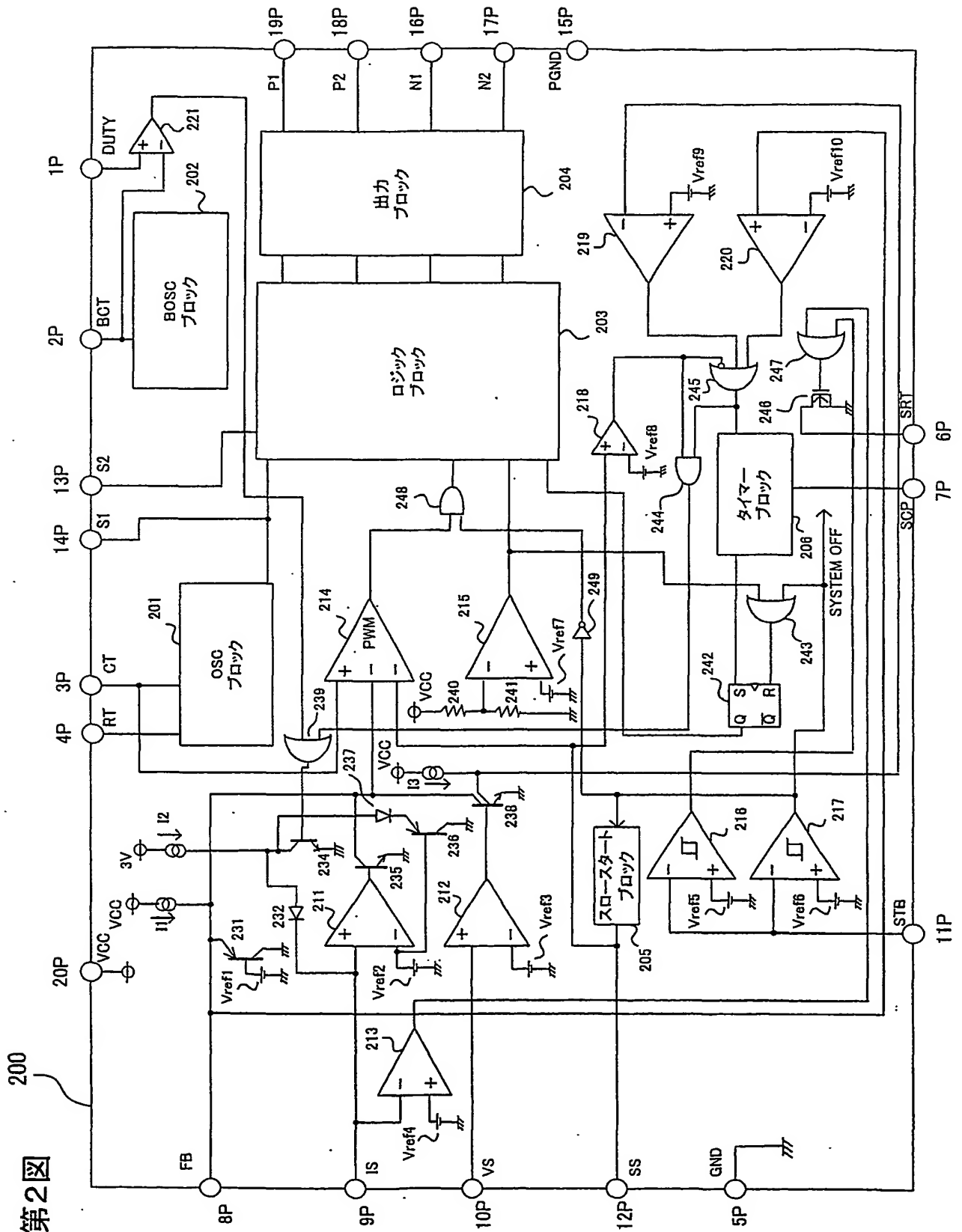
間欠動作オンから間欠動作オフへの移行時及び間欠動作オフから間欠動作オンへの移行時に前記誤差信号を緩やかに変化させることを特徴とする、請求の範囲第 1 項記載のコントローラ IC。

1 6. 前記第 1 帰還コンデンサ及び前記第 2 帰還コンデンサは外付け型であり、前記第 1、第 2 帰還コンデンサの 1 端が接続される帰還端子と、前記第 1、第 2 帰還コンデンサの他端がそれぞれ接続される、前記電流検出信号を入力する前記第 1 誤差増幅器用入力端子及び前記電圧検出信号を入力する前記第 2 誤差増幅器用入力端子を備えていることを特徴とする、請求項 1 項記載のコントローラ IC。

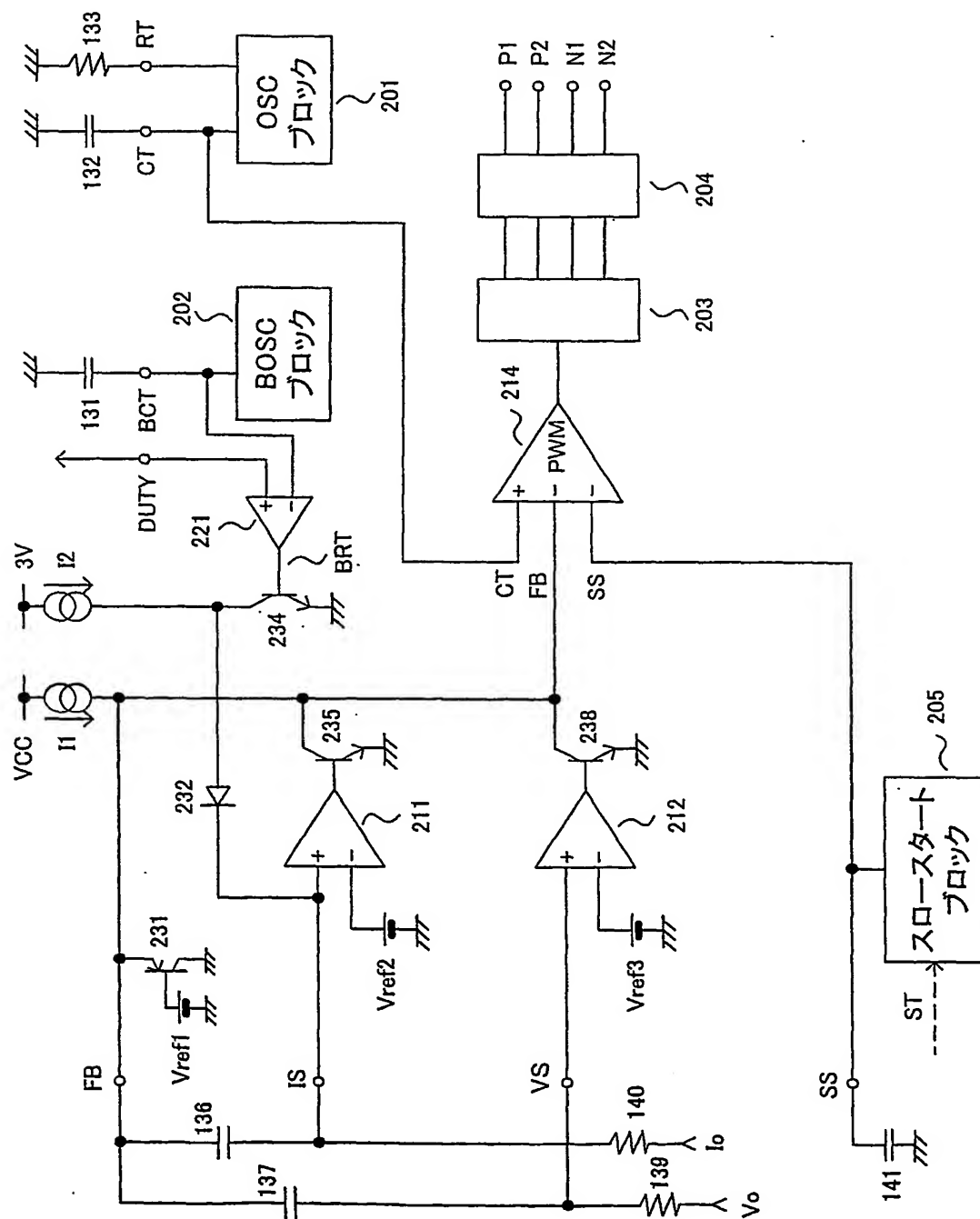
第1図



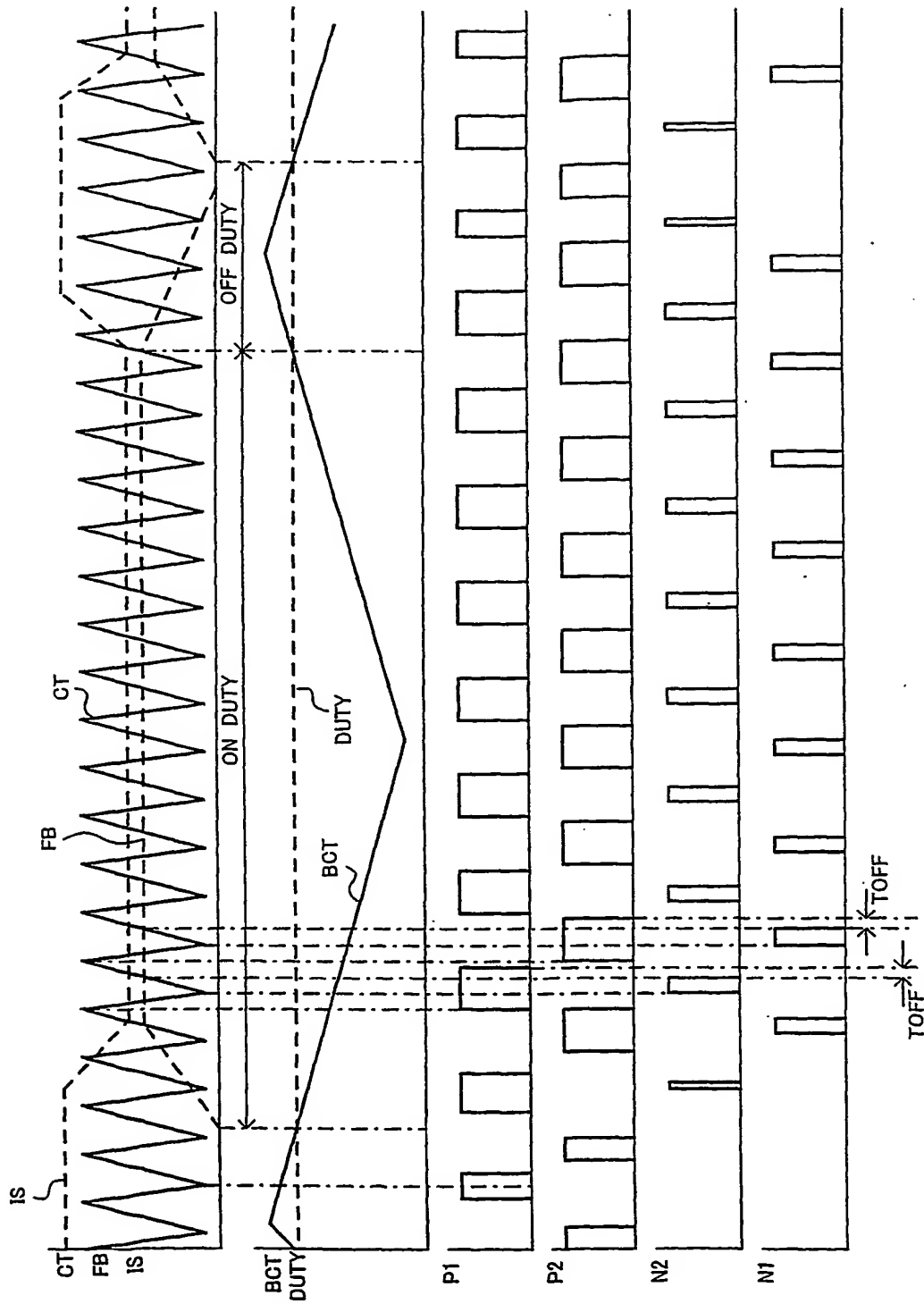
第2図



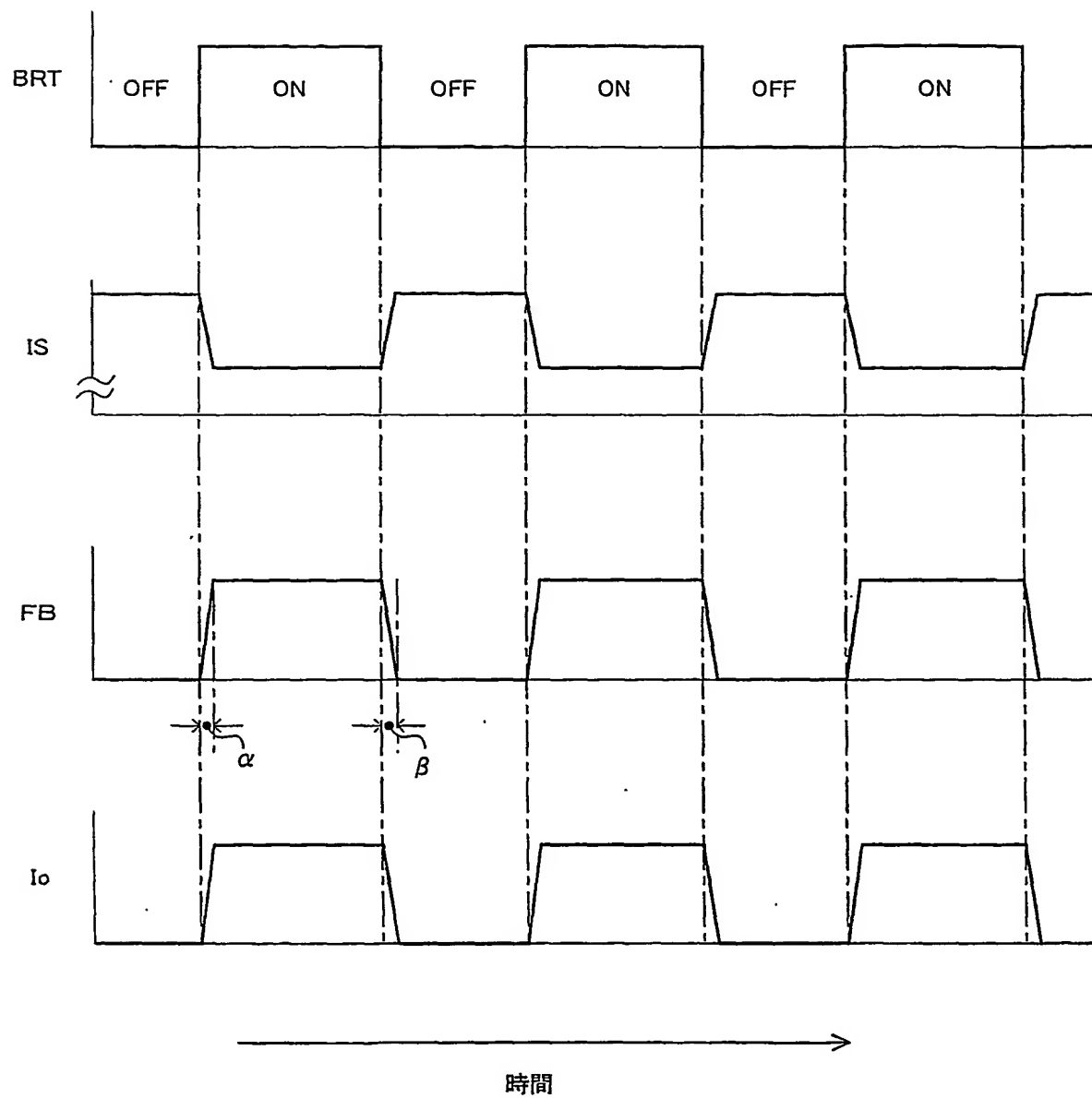
第3図



第4図



第5図



A. 発明の属する分野の分類 (国際特許分類 (IPC))

Int. Cl. ⁷ H02M7/48

B. 調査を行った分野

調査を行った最小限資料 (国際特許分類 (IPC))

Int. Cl. ⁷ H02M7/48, H05B 41/24

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報 1926-1996年
 日本国公開実用新案公報 1971-2003年
 日本国登録実用新案公報 1994-2003年
 日本国実用新案登録公報 1996-2003年

国際調査で使用した電子データベース (データベースの名称、調査に使用した用語)

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号
Y	JP 2001-166278 A (松下電器産業株式会社) 2001.06.22, 第4頁, 左欄, 第19行-同頁, 右欄, 第3行 (ファミリーなし)	1-16
Y	JP 2000-253663 A (株式会社三社電機製作所) 2000.09.14 (ファミリーなし)	1-16
Y	日本国実用新案登録出願54-87715号 (日本国実用新案登録出願公開56-7493号) の願書に添付した明細書及び図面の内	5-7, 11-13

☒ C欄の続きにも文献が列挙されている。☐ パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー

「A」特に関連のある文献ではなく、一般的技術水準を示すもの
 「E」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの
 「L」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献 (理由を付す)
 「O」口頭による開示、使用、展示等に言及する文献
 「P」国際出願日前で、かつ優先権の主張の基礎となる出願

の日の後に公表された文献

「T」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの
 「X」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの
 「Y」特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの
 「&」同一パテントファミリー文献

国際調査を完了した日

02.12.03

国際調査報告の発送日

24.12.03

国際調査機関の名称及びあて先

日本国特許庁 (ISA/JP)
 郵便番号100-8915
 東京都千代田区霞が関三丁目4番3号

特許庁審査官 (権限のある職員)

尾家 英樹

3V

9335

電話番号 03-3581-1101 内線 6676

C (続き) . 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号
Y	容を撮影したマイクロフィルム (東洋電機製造株式会社) 1981. 01. 22 (ファミリーなし) JP 4-190679 A (本田技研工業株式会社) 1992. 07. 09, 第6頁, 左下欄, 第14行-第7頁, 左上欄, 第8行 (ファミリーなし)	8, 15